Università degli Studi di Milano - Corso Architettura degli elaboratori e delle reti – Turno 1 – Prof. Borghese

Cognome e nome dello studente:

Matricola: ***Anno di corso e turno:***

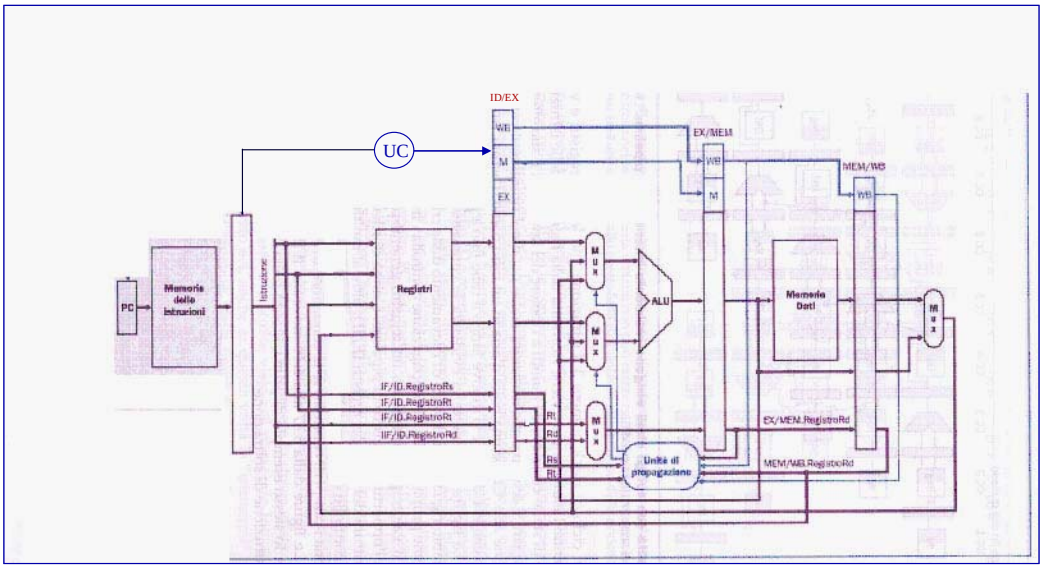
A.A. 2003-2004 – Prova d'esame del 25 novembre 2004

1. Domande [8]:
a) Cosa si intende per Mflop? Cos'è un kernel benchmark?
b) Che differenza c'è tra interrupt ed eccezioni?
c) Descrivere il ciclo di esecuzione di un'istruzione.
d) Cosa rappresenta il segnale CAS di una memoria e perchè si utilizza?
e) Cosa è una SDRAM?
f) Protocollo di rete IP.
g) Protocollo di trasporto TCP.
h) Cosa si intende per codifica "big endian" o "little endian" e mostrarne un esempio.

2. Pipeline [9]. Indicare l'hazard che si genera nell'esecuzione del seguente fragmento di codice sulla pipe-line del MIPS riportata qui a fianco [3] e descrivere cosa occorra fare per identificare per risolvere il problema [3].
add $t1, $t2, $t3
lw $s1, 20($t2)
addi $s6, $s1, 20
sub $s2, $t2, $t4
and $s3, $t2, $t1
Indicare cosa è contenuto nei registri (parte slave) quando l'istruzione lw $s1, 20($t2) si trova nella fase di lettura della memoria [3].

3. Sintesi di circuiti digitali [4]. Sintetizzare e disegnare il circuito che implementi la seguente funzione logica: y1 = x1 x2 + x3 / y2 = x1x3 + x2x3. Definire la funzione nelle due forme canoniche.

4. Tradurre il seguente frammento di codice [6]. C nell'assembly del MIPS [3] e, poi, in linguaggio macchina [3].
t4 = (2^{18});
for (i=0; i<n; i++)
{ s0 = t1 + t4; t3 = t0 * i; }
sapendo che: $t0 = $7, e ricordando alcuni codici operativi: beq = 4, add = 0, addi = 8, j = 2, lui = 15, ed alcuni codici funzione: add = 32, sub = 34, slt = 42, , mult = 24, mfhi = 16, mflo = 18, sll = 0, slr = 2. Non si considerino eventuali overflow.

5. ISA [3]Quali sono le modalità di indirizzamento usate nelle istruzioni seguenti? [2]
lw $a0, 300($t0)
beq $t0, $t1, else
addi $t0, $s0, 18
add $t2, $at, $s0
Quali tipo di formato hanno le istruzioni sopra? [1]

6. Prestazioni [5] Data un programma con il seguente MIX di istruzioni: accesso a memoria (30%), Branch (15%), Operazioni (50%), Jump (5%). Suppondo che i tempi di esecuzione delle istruzioni appartenenti alle quattro diverse classi sia rispettivamente: 10ms, 6ms, 8ms, 2ms definire qual'è l'aumento di perstazioni che si ottiene se:
a) la velocità di esecuzione delle operazioni viene triplicata.
b) la velocità di esecuzione delle branch (tenuto conto delle criticità) viene dimezzata.
c) la velocità di esecuzione delle istruzioni di accesso a memoria viene quadruplicata.
Definire il massimo incremento di prestazioni possibile per un miglioramento dell'esecuzione delle operazioni appartenenti alle singole classi.