

Esercitazione di ricapitolazione – parte I

1. Codificare in IEEE754 il numero -37,5.
2. Trasformare in forma SOP (somma di prodotti) la seguente espressione:

$$Y = U_1 + U_2 \{ \neg[U_3 + U_3(\neg U_2)] \}$$
 E sintetizzarne il circuito. Scrivere poi la funzione implementata in termini di tabella delle verità e le due forme canoniche corrispondenti. [2 + 1 + 4].
 Inoltre, se il tempo di commutazione di una porta logica è di 40psec, il tempo di hold è di 10psec, il tempo di set-up di 9psec, tempo di propagazione di 15 psec, è compatibile con un clock di 10 Ghz [2].
3. *Definire un possibile circuito firmware della moltiplicazione [1]. Quali sono i criteri con cui si può ottimizzare un circuito firmware [3]?*
4. Definire gli input e gli output di una ALU. Disegnare il circuito della ALU che opera sul MSB [1+3].
5. *Qual'è la struttura di un sommatore a propagazione di riporto? Qual'è la struttura di un sommatore ad anticipazione di riporto? [3].*
6. *Data la seguente tabella della verità, sintetizzarne il circuito logico:*

a	b	c	d	y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1
7. Definire il ciclo di esecuzione di un'istruzione? Quando l'architettura "capisce" di quale istruzione si tratta? [2].
8. Definire quali sono gli elementi più importanti di una CPU? [2]
9. Circuito HW della moltiplicazione [2].
10. Costruire una ALU a 4 bit che consenta le seguenti operazioni: Somma, sottrazione, add, or, equal, less_than, e fornisca in output il codice 1111 quando viene selezionata l'operazione *equal* ed i due operandi risultano uguali; e 1000 quando viene selezionata l'operazione *less_than* ed il primo operando è minore del secondo (NB Non si prevede un segnale di *zero*).

11. Scrivere il circuito di un latch sincrono di tipo SC e disegnare il diagramma temporale dei seguenti segnali: Q , S , C (e clock) quando l'uscita del latch si trova nello stato 0, e l'input passa da $S = C = 0$ a $S = 1$ e $C = 0$. [1+3].

12. In base a quali parametri si definisce la complessità di un circuito combinatorio e perché [2].

13. Dimostrare che la porta NAND è una porta universale [2].

14. Dimostrare che $(x + !xy) = (x + y)$ [2].

15. Riportare le configurazioni speciali codificate dallo standard IEEE754 [2].