

Cognome e nome dello studente:

Matricola:

Anno di corso:

A.A. 2005-2006 – Seconda prova in itinere – 20 Aprile 2006

[9] Progettare una macchina a stati finiti in grado di leggere un testo e di riconoscere all'interno del testo la parola 'con'.

Supponiamo che:

la macchina legga in ogni istante un carattere.

per semplicità supponiamo che i caratteri che possono essere letti sono: '0', 'c', 'o', 'n'.

Definire lo STG, la STT, codificarla e realizzare il circuito mediante porte logiche. Qual è il cammino critico della macchina?

[3] Come viene indirizzata la memoria del MIPS? Dato un indirizzo della memoria, è univocamente determinata l'istruzione che legge il dato da quell'indirizzo della memoria e lo trasferisce nel register file? Cosa si intende per "register spilling"?

[3+3] Tradurre in linguaggio Assembly e poi in linguaggio macchina il seguente spezzone di codice C:

i = 0;

for (i=0; i<N; i++)

{ A[i] = s + p + i*2; B[i+2] = A[i];

}

Alcuni codici operativi: lw = 35; sw = 43; add; 0 (funct = 32); jr = 0 (funct = 8); mfhi = 0 (funct = 16); mflo = 0 (funct = 18); mult = 0 (funct = 24); beq = 4; slt = 0 (funct = 42); slti = 10; bne = 5; sub = 0 (funct = 34); addi = 8; j = 2.

Alcuni numeri di registro: \$t0 = \$8, \$a0 = \$4, \$v0 = \$2, \$s0 = \$16, \$sp = \$29, \$r1 = \$31.

Supporre che l'istruzione i = 0, abbia indirizzo in memoria 0x1000.

[2] Cos'è lo stack? Come viene gestito? A cosa serve?

[9] Scrivere la procedura ricorsiva, **ricors**, che calcola un numero N a partire dai primi N numeri primi nel seguente modo:

ricors = N*(N-1)*ricors(N-1) + N + 3, con ricors(1).

[5] Dati i seguenti due programmi:

Main:

```
li $v0, 2
add $t0, $t1, $t2
j dopo
jal Proc_A
add $t1, $t1, $t3
lw $s0, 0($gp)
```

dopo:

...

Scrivere il programma eseguibile (linked), risultante, sapendo che il segmento del testo del Main è di 1Kbyte e di Proc_A è di 2 Kbyte e che il segmento dati del Main è di 10Kbyte e di Proc_A è di 512byte.

Proc_A

```
li $v1, 1
sub $t0, $t2, $t3
sw $s0, 0($gp)
....
```

[2] Indicare le modalità di indirizzamento previste dal MIPS.