



# Sommatori e Moltiplicatori

Prof. Alberto Borghese  
Dipartimento di Scienze dell'Informazione

[borgnese@dsi.unimi.it](mailto:borgnese@dsi.unimi.it)

Università degli Studi di Milano



## Sommario

Sommatori

Moltiplicatori

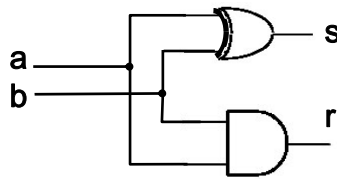
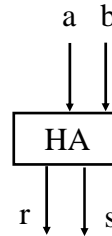


## (Half) Adder ad 1 bit



Tabella della verità della somma:

a b	somma	riporto
0 0	0	0
0 1	1	0
1 0	1	0
1 1	0	1



$$s = a \oplus b$$

$$r = ab$$

La somma è diventata un'operazione logica!

Cammini critici: s - 1; r - 1



## Full Adder ad 1 bit



Tabella della verità della somma completa:

a b $r_{in}$	somma	riporto
0 0 0	0	0
0 1 0	1	0
1 0 0	1	0
1 1 0	0	1
0 0 1	1	0
0 1 1	0	1
1 0 1	0	1
1 1 1	1	1

$$s = m_1 + m_2 + m_4 + m_7$$

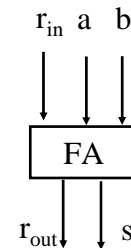
$$r = m_3 + m_5 + m_6 + m_7$$

$$s = \overline{a} \overline{b} r_{in} + \overline{a} b \overline{r_{in}} + a \overline{b} \overline{r_{in}} + a b r_{in} =$$

$$= (a \oplus b) \overline{r_{in}} + (\overline{a} b + a \overline{b}) r_{in} =$$

$$= (a \oplus b) \overline{r_{in}} + (a \oplus b) r_{in}$$

$$r_{out} = \overline{a} \overline{b} r_{in} + \overline{a} b r_{in} + a \overline{b} r_{in} + a b r_{in} = ab + (a \oplus b) r_{in}$$



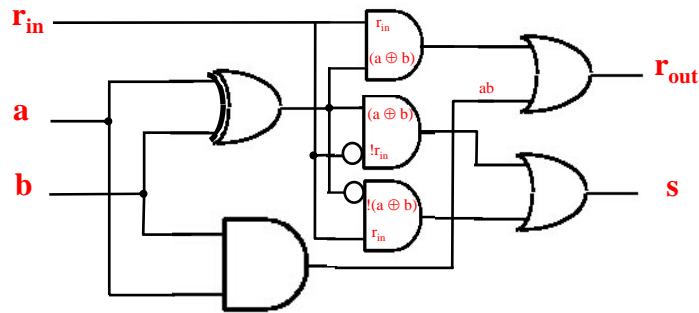


## Implementazione circuitale



$$s = (a \oplus b) \overline{r_{in}} + (a \oplus b) r_{in}$$

$$r_{out} = ab + (a \oplus b) r_{in}$$



7 porte logiche.  
Cammini critici:  $s - 3$ ;  $r_{out} - 3$



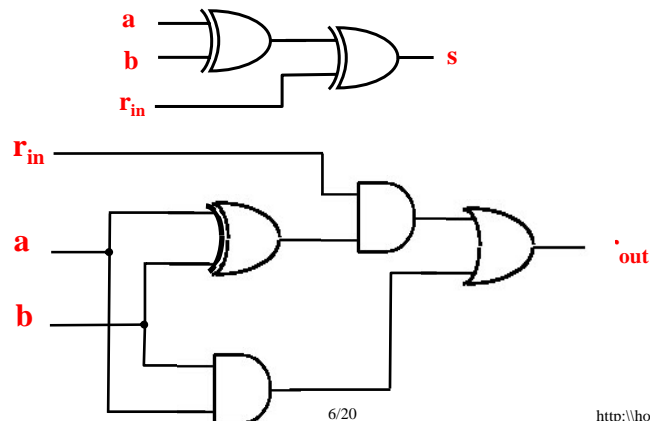
## Semplificazione circuitale



$$s = (a \oplus b) \overline{r_{in}} + \overline{(a \oplus b)} r_{in} = (a \oplus b) \oplus r_{in}$$

$$r_{out} = ab + (a \oplus b) r_{in}$$

5 porte logiche.  
Cammini critici:  $s - 2$ ;  $r_{out} - 3$

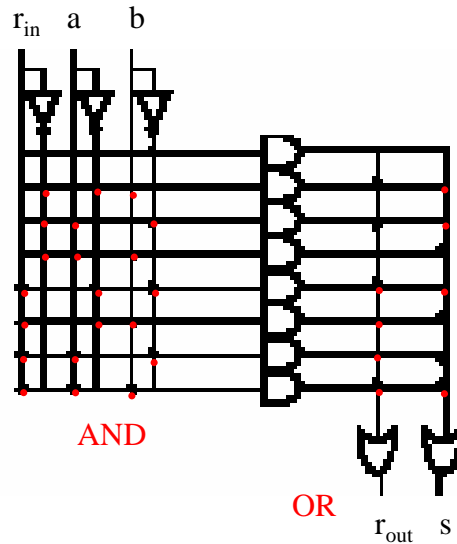




## Implementazione mediante PLA



a	b	r <sub>in</sub>	somma	r <sub>out</sub>
0	0	0	0	0
0	1	0	1	0
1	0	0	1	0
1	1	0	0	1
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	1	1	1



SOP: costruisco i mintermini e li sommo.



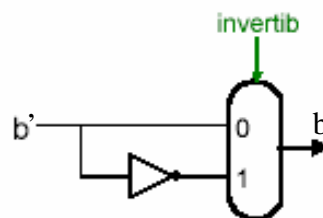
## Sottrazione



In complemento a 2 diventa un'addizione:  $a - b = a + !b + 1$

Serve:

- un inverter (NOT).
- la costante 1 da collegare al riporto in ingresso (occorre utilizzare un full adder).



Iff invertib  
 $b = !b'$



# Sommario



Addizionatori

**Moltiplicatori.**



# Moltiplicazione binaria



Moltiplicando  $\longrightarrow$  1 1 0 1 1 x  
 Moltiplicatore  $\longrightarrow$  1 1 1 =

$  \begin{array}{r}  11011 \times 27_{10} \\  111 = 7_{10} \\  \hline  111111 \\  11011+ \\  11011- \\  11011- - \\  \hline  10111101 \quad 189_{10}  \end{array}  $	$  \begin{array}{r}  \hline  11111 \\  11011+ \\  11011- \\  \hline  1 \\  1010001+ \\  11011- - \\  \hline  \hline  \end{array}  $
<p>Prodotto <math>\longrightarrow</math> 1 0 1 1 1 1 0 1</p>	



## La moltiplicazione binaria



Possiamo vederla come:

Un primo stadio in cui si mette in AND ciascun bit del moltiplicatore con il moltiplicando.

Un secondo stadio in cui si effettuano le somme (full adder) dei bit sulle righe contenenti i prodotti parziali.



## Moltiplicazione binaria (su 4 bit)



Moltiplicando  $\longrightarrow$  1 1 0 1 1 x  
 Moltiplicatore  $\longrightarrow$  1 1 1 =

1 0 1 1 x	11 <sub>10</sub>		1 1 1 1	
1 1 1 =	7 <sub>10</sub>		1 0 1 1 +	11+
			1 0 1 1 -	22=
1 1 1 1 1			1	
1 0 1 1 +	11+		1 0 0 0 0 1 +	33+
1 0 1 1 -	22+		1 0 1 1 - -	44=
1 0 1 1 - -	44+			
1 0 0 1 1 0 1	77 <sub>10</sub>			
<b>Prodotto</b> $\longrightarrow$	<b>1 0 0 1 1 0 1</b>	<b>77</b>		



## La matrice dei prodotti parziali

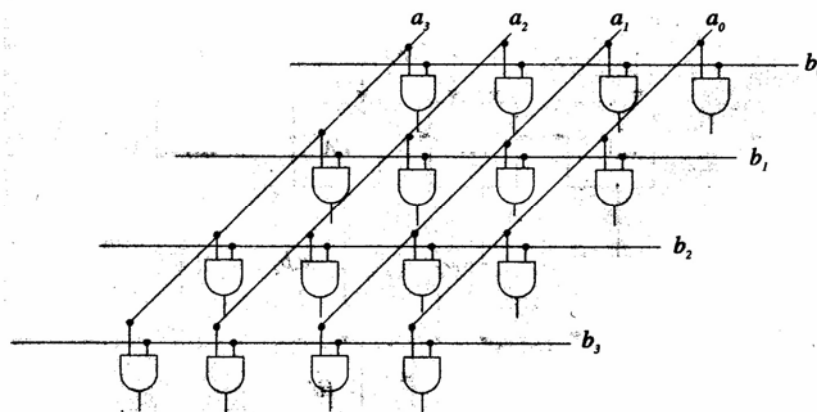


		$a_3$	$a_2$	$a_1$	$a_0$	
		$a_3 b_0$	$a_2 b_0$	$a_1 b_0$	$a_0 b_0$	$b_0$
	$a_3 b_1$	$a_2 b_1$	$a_1 b_1$	$a_0 b_1$		$b_1$
	$a_3 b_2$	$a_2 b_2$	$a_1 b_2$	$a_0 b_2$		$b_2$
$a_3 b_3$	$a_2 b_3$	$a_1 b_3$	$a_0 b_3$			$b_3$

In binario i prodotti parziali sono degli AND.



## Il circuito che effettua i prodotti





# La matrice dei prodotti parziali



			$a_3$	$a_2$	$a_1$	$a_0$	
			$a_3 b_0$	$a_2 b_0$	$a_1 b_0$	$a_0 b_0$	$b_0$
		$a_3 b_1$	$a_2 b_1$	$a_1 b_1$	$a_0 b_1$		$b_1$
	$a_3 b_2$	$a_2 b_2$	$a_1 b_2$	$a_0 b_2$			$b_2$
$a_3 b_3$	$a_2 b_3$	$a_1 b_3$	$a_0 b_3$				$b_3$

In binario i prodotti parziali sono degli AND.



# Somma delle prime 2 righe dei prodotti parziali



			$a_3$	$a_2$	$a_1$	$a_0$	
			$a_3 b_0$	$a_2 b_0$	$a_1 b_0$	$a_0 b_0$	$b_0$
		$a_3 b_1$	$a_2 b_1$	$a_1 b_1$	$a_0 b_1$		$b_1$
	$a_3 b_2$	$a_2 b_2$	$a_1 b_2$	$a_0 b_2$			$b_2$
$a_3 b_3$	$a_2 b_3$	$a_1 b_3$	$a_0 b_3$				$b_3$

$a_3 b_1$

$a_2 b_1$

$a_3 b_0$

$a_2 b_0$

$a_1 b_1$

$a_0 b_1$

$a_0 b_0$

HA

FA

FA

HA

→

$1\ 1\ 0\ 1\ 1$

$1\ 1\ 1\ 1\ 1$

-----

$1\ 1\ 0\ 1\ 1$

$1\ 1\ 0\ 1\ 1$

-----

$1\ 0\ 1\ 1\ 1\ 0\ 1$

Somma dei primi 2 prodotti parziali:  $1\ 0\ 1\ 0\ 0\ 0\ 1 +$

Aggiunge il terzo prodotto parziale:  $1\ 1\ 0\ 1\ 1\ -\ -$

HA e FA non sono equivalenti per i diversi cammini critici.





## Somma della terza riga

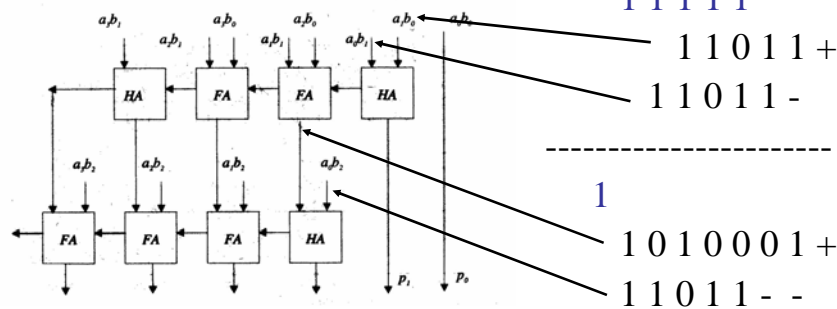


I primi due prodotti parziali sono sommati dalla prima batteria di sommatori.

Ogni altro prodotto parziale è sommato da un'ulteriore batteria di sommatori.

1 1 0 1 1 x

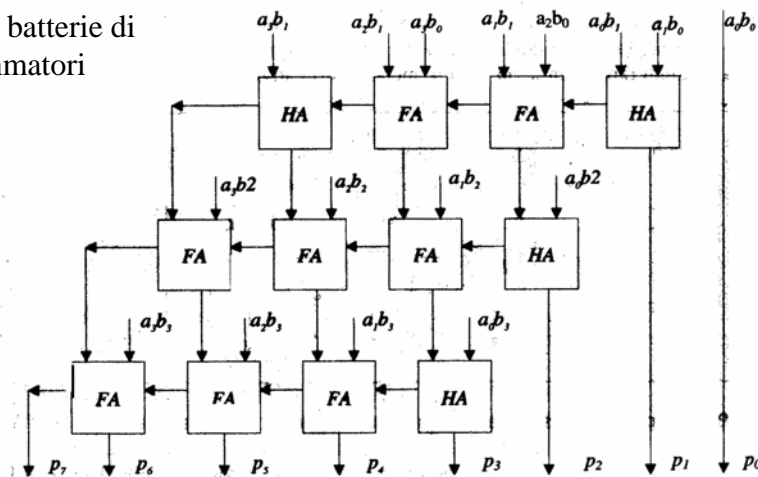
1 1 1 =



## Circuito completo della somma dei prodotti parziali



N-1 batterie di sommatori



Problema: overflow: A e B su 32 bit => P su 64 bit.



## Valutazione del cammino critico



### Cammini critici:

Half Adder:

Somma - 1 porta

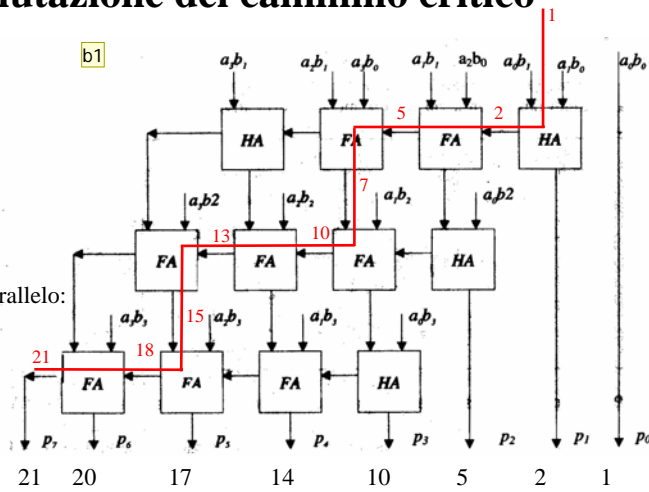
Riporto - 1 porta

Full Adder:

Somma - 2 porte

Riporto - 3 porte

Gli AND operano in parallelo:  
ritardo 1.



Cammino critico: 19



## Sommario



Sommatori

Moltiplicatori

## Diapositiva 19

---

**b1** borghese; 14/03/2005

**b2** prova lalfafdafdakmn adf  
borghese; 14/03/2005