I circuiti digitali: dalle funzioni logiche ai circuiti

Prof. Alberto Borghese
Dipartimento di Scienze dell'Informazione
borghese@dsi.unimi.it

Università degli Studi di Milano

Sommario

I circuiti combinatori.

Dall'espressione logica al circuito. Semplificazione algebrica.

Criteri di ottimalità.

Dalla tabella della verità al circuito: la prima forma canonica: SOP.

Implementazione circuitale mediante PLA o ROM.

Circuiti combinatori

- Circuiti logici digitali in cui le decisioni logiche dipendono solo da una combinazione degli input.
- Circuiti senza memoria. Ogni volta che si inseriscono in ingresso gli stessi valuri, si ottengono le stesse uscite. Il risultato non dipende dallo stato del circuito.
- I circuiti combinatori descrivono delle funzioni Booleane. Il loro funzionamento può essere descritto come tabella della verità.
- Come nelle funzioni algebriche, il risultato è aggiornato immediatamente dopo il cambiamento dell'input (si suppone il tempo di commutazione trascurabile, tempo di attesa prima di guardare l'output sufficientemente ampio per permettere a tutti i circuiti la commutazione).

Funzione come espressione logica o come tabella delle verità

F = (A AND B) OR (B AND NOT(C))

A B C	A and B	B and not(C)	F
0 0 0	0	0	0
0 0 1	0	0	0
0 1 0	0	1	1
0 1 1	0	0	0
1 0 0	0	0	0
1 0 1	0	0	0
1 1 0	1	1	1
1 1 1	1	0	1

Sommario

I circuiti combinatori.

Dall’espressione logica al circuito. Semplificazione algebrica.

Criteri di ottimalità.

Dalla tabella della verità al circuito: la prima forma canonica: SOP.

Implementazione circuitale mediante PLA o ROM.

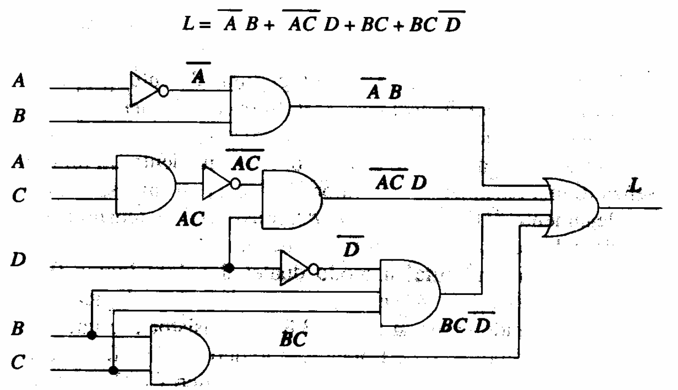
Dall’espressione logica al circuito

- Esistono più espressioni tra loro equivalenti: 2 espressioni sono equivalenti se hanno la stessa tabella di verità.
- Quale è la “migliore”?
- È possibile trovare un metodo di semplificazione sfruttando le proprietà dell’algebra booleana.
- Esistono tecniche automatiche o semi-automatiche di semplificazione.

Esempio – rappresentazione 1

A B C D	L
0 0 0 0	0
0 0 0 1	1
0 0 1 0	0
0 0 1 1	0
0 1 0 0	1
0 1 0 1	1
0 1 1 0	1
0 1 1 1	1
1 0 0 0	0
1 0 0 1	0
1 0 1 0	0
1 0 1 1	0
1 1 0 0	0
1 1 0 1	0
1 1 1 0	1
1 1 1 1	1

$$L = \bar{A}\,B + \overline{AC}\,D + BC + BC\,\bar{D}$$



Le espressioni logiche

	AND	OR
Identità	$1\,x = x$	$0 + x = x$
Elemento nullo	$0\,x = 0$	$1 + x = 1$
Idempotenza	$x\,x = x$	$x + x = x$
Inverso	$x \sim x = 0$	$x + \sim x = 1$
Commutativa	$x\,y = y\,x$	$x + y = y + x$
Associativa	$(x\,y)\,z = x\,(y\,z)$	$(x + y) + z = x + (y + z)$
	AND rispetto ad OR	OR rispetto ad AND
Distributiva	$x\,(y + z) = x\,y + x\,z$	$x + y\,z = (x + z)\,(x + y)$
Assorbimento	$x\,(x + y) = x$	$x + x\,y = x$
De Morgan	$\sim(x\,y) = \sim x + \sim y$	$\sim(x+y) = \sim x \sim y$
	$\overline{xy} = \bar{x} + \bar{y}$	$\overline{x + y} = \bar{x}\,\bar{y}$

Si possono dimostrare sostituendo 0/1 alle variabili.

Manipolazione algebrica

Applichiamo De Morgan.

$$L = \bar{A}\,B + \overline{AC}\,D + BC + BC\,\bar{D} =$$

$$= \overline{A + \bar{B}} + \overline{AC + \bar{D}} + \overline{\bar{B} + \bar{C}} + \overline{\overline{BC} + D} =$$

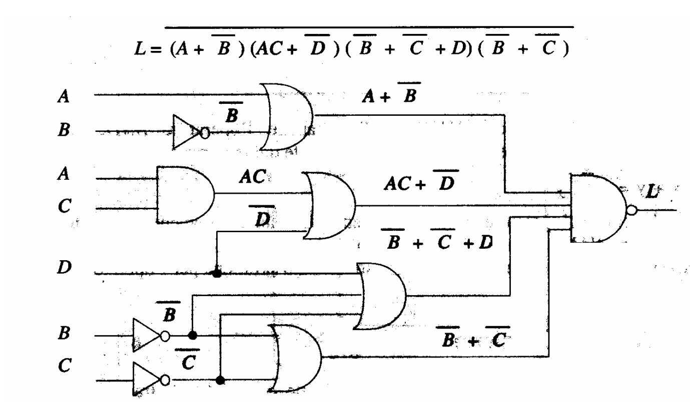
$$= \overline{(A + \bar{B})\,(AC + \bar{D})\,(\bar{B} + \bar{C})\,(\,\overline{BC} + D)}$$

$$\bar{x}\,\bar{y} = \overline{x + y}$$

$$\bar{x} + \bar{y} = \overline{xy}$$

Esempio – rappresentazione 2

$$L = \overline{(A + \bar{B})\,(AC + \bar{D})\,(\bar{B} + \bar{C})\,(\,\overline{BC} + D)}$$



Semplificazioni notevoli

Dimostrare che: A + ~AB = A + B

Proprietà distributiva di OR rispetto ad AND:
A + ~AB = (A + B)(A + ~A)

Sviluppando il prodotto:
(A + B)(A + ~A) = AA + A ~A + BA + B~A = A + AB + ~AB

Raccogliendo A:
A + AB + ~AB = A + (A +~A)B = A + B

Dimostrare che: (A + ~B)(B + C) = AB + AC + ~BC

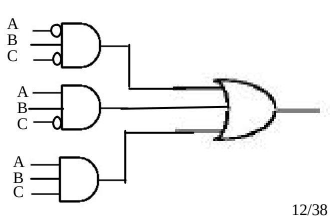
Esempio di semplificazione algebrica

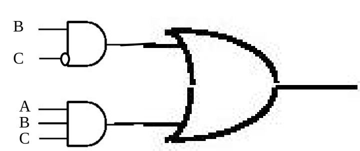
F = NOT(A) AND B AND NOT(C) OR A AND B AND NOT(C) OR A AND B AND C =

Raccogliendo B AND NOT(C):
(NOT(A) OR A) AND B AND NOT(C) OR A AND B AND C =

Proprietà dell'inverso: "NOT(A) OR A = 1"
= 1 AND B AND NOT(C) OR A AND B AND C =

Proprietà dell'identità: "1 AND B = B"
= B AND NOT(C) OR A AND B AND C





Sommario

I circuiti combinatori.

Dall'espressione logica al circuito. Semplificazione algebrica.

Criteri di ottimalità.

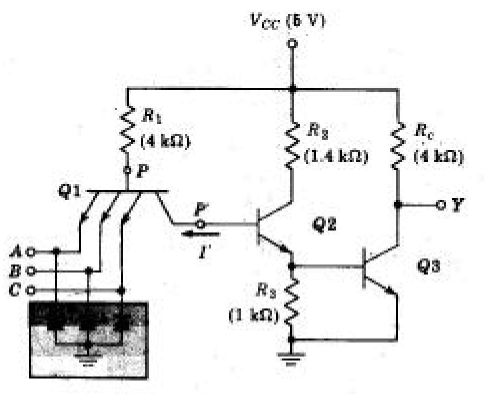
Dalla tabella della verità al circuito: la prima forma canonica: SOP.

Implementazione circuitale mediante PLA o ROM.

Valutazione della semplicità di un circuito

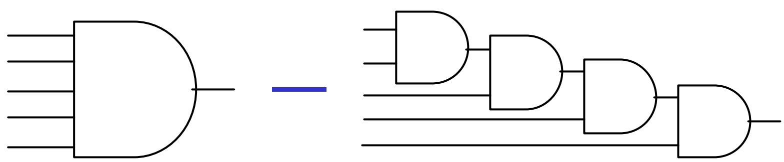
Area (numero di porte)
Tempo di commutazione (numero di transistor attraversati)

Soddisfazione di vincoli, potenza dissipata, facilità di debug...



Implementazione con porte a 2 ingressi

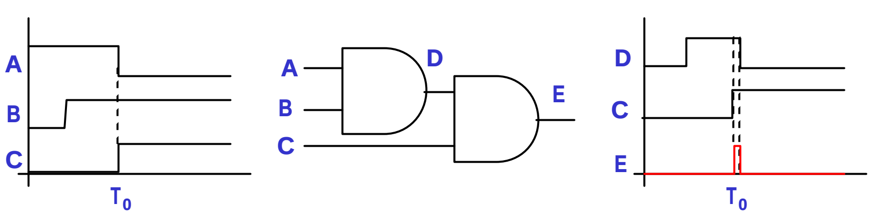
- Gli elementi costruttivi di base tipici sono porte a 2 ingressi
  - Porta a N ingressi ?   N-1 porte a 2 ingressi



Cammino Critico: N-1

Cammino critico

- Ogni circuito logico è caratterizzato da un **tempo di commutazione**
  - Più porte devo attraversare, più è lungo il tempo della **transizione** **del circuito nel suo complesso.**
- **CAMMINO CRITICO**
  - max numero di porte da attraversare da ingresso a uscita
  - Non si contano gli inverters (inclusi nelle porte)

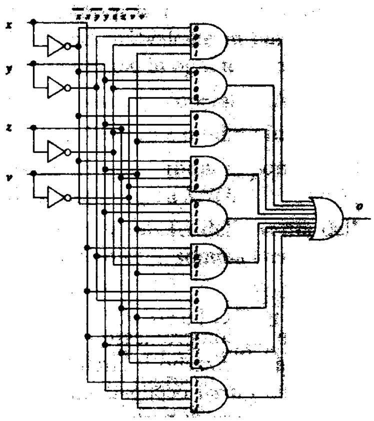


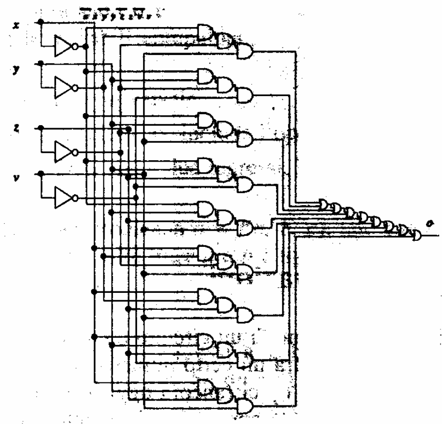
A e C commutano contemporaneamente, E raggiunge il valore corretto dopo un tempo T_0

Riduzione a circuiti con porte a 2 ingressi

$$o = \bar{x}\,\bar{y}\,\bar{z}\,v + \bar{x}\,y\,\bar{z}\,\bar{v} + \bar{x}\,y\,\bar{z}\,v + \bar{x}\,y\,z\,\bar{v} + \bar{x}\,y\,z\,v + x\,\bar{y}\,\bar{z}\,v +$$

$$x\,\bar{y}\,z\,v + x\,y\,z\,\bar{v} + x\,y\,z\,v$$



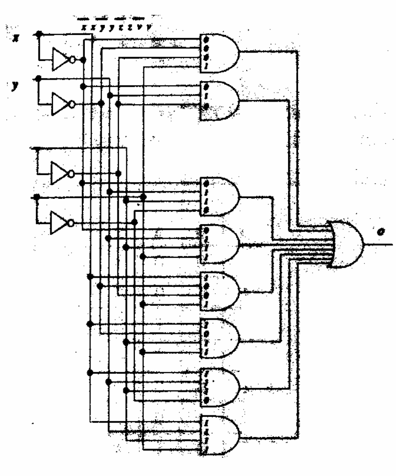


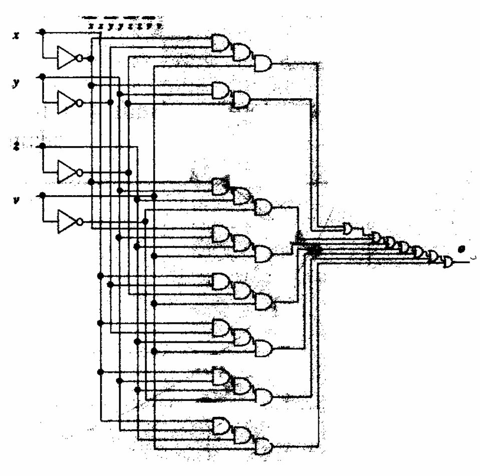
Cammino critico pari a 11: cammino più lungo in circuiti con porte a 2 ingressi.
Numero di porte: 35.

Semplificazione

2º e 3º AND

$$o = \bar{x}\,y\bar{z}\,\bar{v} + \bar{x}\,y\bar{z}\,v = \bar{x}\,y\,\bar{z}\,(\bar{v} + v) = \bar{x}\,y\,\bar{z}$$

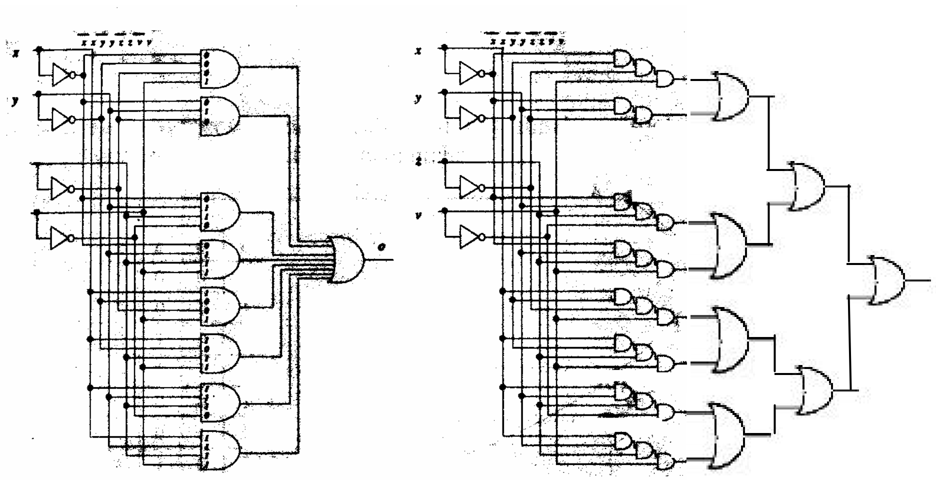




Cammino critico pari a 10. Numero di porte pari a 30.

Ottimizzazione del cammino critico

Riorganizzando gli OR



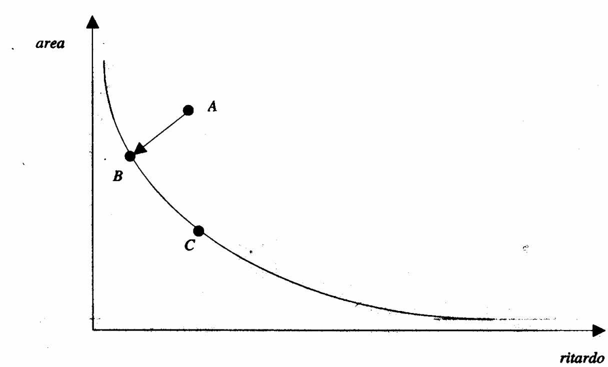
Cammino critico pari a 6. Numero di porte pari a 30.

Criteri di progetto

I circuiti a 2 livelli sono difficili da realizzare.

Si utilizzano insiemi di porte logiche (FPGA), la cui cablatura viene ricavata mediante complesse procedure di ottimizzazione che tengono conto del cammino critico, numero di porte, ...

Questa procedura si chiama “fitting”.



Sommario

I circuiti combinatori.

Dall'espressione logica al circuito. Semplificazione algebrica.

Criteri di ottimalità.

Dalla tabella della verità al circuito: la prima forma canonica: SOP.

Implementazione circuitale mediante PLA o ROM.

Funzione come espressione logica o come tabella delle verità

F = (A AND B) OR
(B AND NOT(C))

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

F = 1

iif

A = 0 B = 1 C = 0
OR
A = 1 B = 1 C = 0
OR
A = 1 B = 1 C = 1

La prima forma canonica

F = (A AND B) OR
(B AND NOT(C)) =

$F = AB + B\bar{C}$

Implicante: prodotto delle variabili (in forma naturale o negata) per le quali la funzione vale 1

A B C	F
0 0 0	0
0 0 1	0
0 1 0	1
0 1 1	0
1 0 0	0
1 0 1	0
1 1 0	1
1 1 1	1

Mintermine, m_j,: un implicante che contiene <u>tutte</u> le N variabili della funzione (e.g. ABC).

j indica il numero progressivo in base 10.

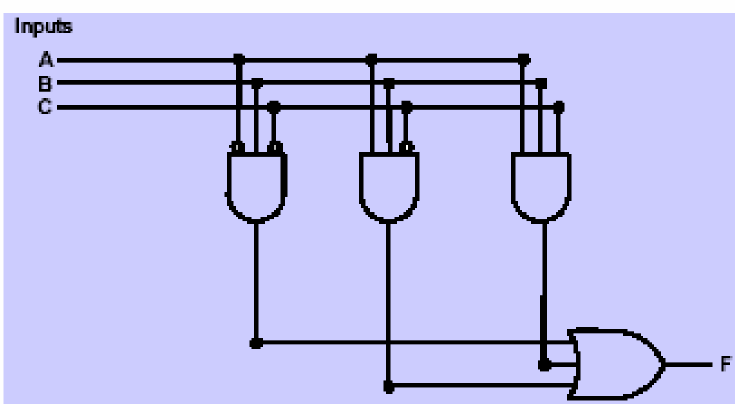
$$\boxed{\text{Prima forma canonica: } F = \sum_{i=1}^{Q} m_i}$$

$Q = 2^N$

$F = \bar{A}\,B\,\bar{C} + A\,B\,\bar{C} + A\,B\,C$

Il circuito della prima forma canonica: SOP

F = ~AB~C + AB~C + ABC



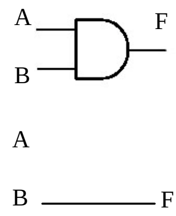
Uscite indifferenti di un tabella delle verità

A	B	F
0	0	0
0	1	X
1	0	0
1	1	1

Ho 2 possibilità:

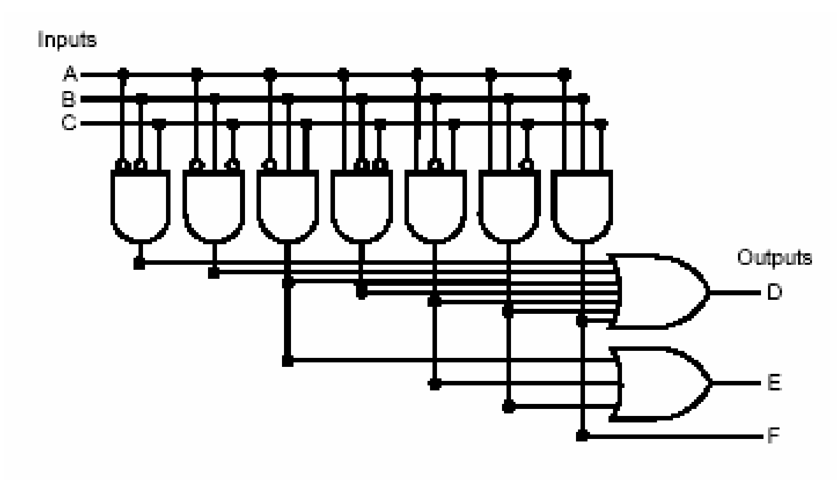
$X = 0 \qquad F = A\,B$

$X = 1 \qquad F = \overline{A}\,B + AB = B$



Diminuisce il numero di porte e si accorcia il cammino critico.

SOP a più uscite



Ricavare la funzione in forma di tabella della verita’

La SOP è la prima forma canonica

- La forma canonica di una funzione è la somma dei suoi mintermini.
- Qualunque funzione è esprimibile in forma canonica.

Esempio: Z(A,B,C,D) = AC + BC + ~A~B~C

= A(B + ~B)C(D + ~D) + (A + ~A)BC (D +~D) + ~A~B~C(D +~D)

= ~A~B~C~D + ~A~B~CD + ~ABC~D +~ABCD + A~BC~D + A~BCD + ABC~D +ABCD

La stessa espressione si ricaverebbe dalla tabella della verità

Perchè SOP è una forma canonica

•Forma universale mediante la quale è possibile rappresentare qualunque funzione booleana.

• In generale una forma canonica non è una forma ottima, ma un punto di partenza per l'ottimizzazione.

• Si basa su componenti caratterizzanti la struttura della funzione (mintermine), che traducono le condizioni logiche espresse dalla funzione.

Minternine, m_i:
- E' una funzione booleana a n ingressi che vale 1 in corrispondenza della sola i-esima configurazione di ingresso.
- Al massimo, 2^n mintermini per ogni n variabili.
- ogni mintermine è rappresentabile con un AND con n ingressi.

Dalla SOP al circuito

- Dalla forma canonica (somma di mintermini) è facile passare al circuito:
  - Ogni mintermine è un AND
  - Tutti gli AND entrano in un OR
- Implementazione regolare
- Solo due livelli di porte
- Blocchi generali personalizzabili purché ci sia un numero sufficiente di componenti elementari.

Sommario

I circuiti combinatori.

Dall'espressione logica al circuito. Semplificazione algebrica.

Criteri di ottimalità.

Dalla tabella della verità al circuito: la prima forma canonica: SOP.

Implementazione circuitale mediante PLA o ROM.

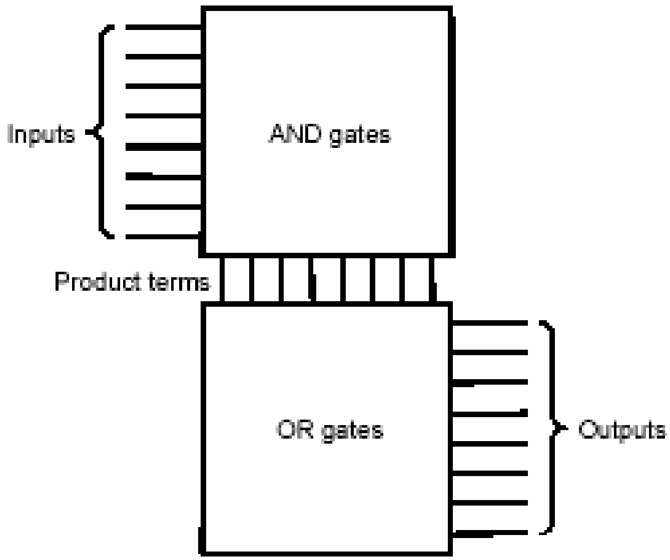
Tipi di circuiti che implementano le SOP

- Logica distrubuita.
- PLA: Programmable Logic Array: matrici regolari AND e OR in successione, personalizzabili dall'utente.
- ROM: Read Only Memory circuiti ad hoc che implementano una particolare funzione in modo irreversibile.

PLA (Programmable Logica Array)

- La matrice degli AND ha n linee di ingresso: ciascuna porta ha in ingresso le n linee e il loro complemento.
- L'utente fornisce la matrice che dice quale linea entra (e come) in quale porta AND:
  - Crea la matrice dei mintermini, bruciando in ingresso alle porte AND le linee che non servono.
- Le uscite della matrice AND entrano nella matrice OR programmata come la precedente in base ad un'altra matrice fornita dall'utente
  - Si utilizza una porta OR per ogni funzione calcolata.

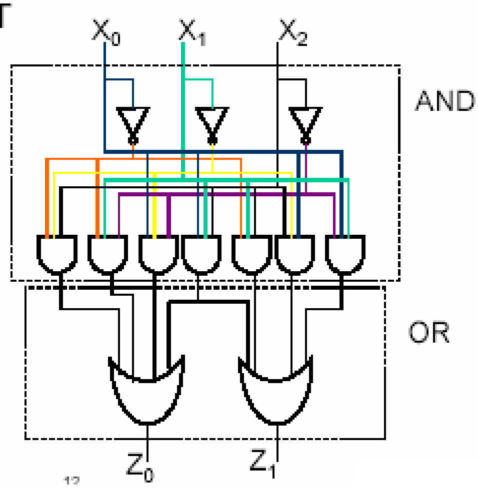
Struttura di una PLA



Esempio di PLA

- Realizzare con un PLA la funzione descritta dalla seguente TT

X_0	X_1	X_2	Z_0	Z_1
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



Esercizi sulla PLA

Realizzare mediante PLA con 3 ingressi:

•la funzione maggioranza.
•la funzione che vale 1 se e solo se 1 solo bit di ingresso vale 1
•un decoder
•la funzione che vale 0 se l'input è pari, 1 se dispari
•la funzione che calcola i multipli di 3 (con 4
•ingressi)

Rappresentazione circuitale mediante ROM

- Read Only Memory, memoria di sola lettura.
  Funge anche da modulo combinatorio a uscita multipla.

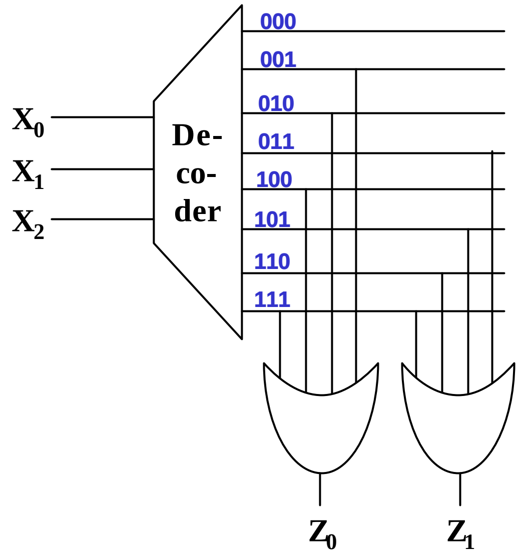
- n linee di ingresso, m linee di uscita (ampiezza)
  a ciascuna delle 2^n (altezza) configurazioni di ingresso (parole di memoria) è associata permanentemente una combinazione delle m linee di uscita.

- l'input seleziona la parola da leggere di m bit, che appare in uscita

- realizzato con un decoder n-a-2^n seguito da una matrice di m porte OR.

ROM

X_0	X_1	X_2	Z_0	Z_1
0	0	0	**0**	**0**
0	0	1	**1**	**0**
0	1	0	**1**	**0**
0	1	1	**0**	**1**
1	0	0	**1**	**0**
1	0	1	**0**	**1**
1	1	0	**0**	**1**
1	1	1	**1**	**1**



Sommario

I circuiti combinatori.

Dall’espressione logica al circuito. Semplificazione algebrica.

Criteri di ottimalità.

Dalla tabella della verità al circuito: la prima forma canonica: SOP.

Implementazione circuitale mediante PLA o ROM.