

*Cognome e nome:*

*Matricola:*

1. [8] Cosa si intende per gerarchia delle memorie? Cosa si intende per coerenza e consistenza di una memoria? A quale tipo di memoria si applicano? Quali sono i meccanismi messi in atto per garantire la coerenza e la consistenza della memoria nelle architetture mono-processore e nelle architetture multi-processore? Quali sono i vantaggi e svantaggi di ciascun meccanismo? Cosa si intende per hit e miss e come vengono gestiti? Chi li gestisce? Perché le miss sono critiche? Che differenza c'è tra una miss e un page fault? Cos'è un page fault? Cos'è la memoria virtuale? Cos'è la Tabella delle pagine? Dove si trova? Cos'è il "Translation Lookaside buffer"? Dove si trova? A cosa servono la memoria virtuale, il TLB e la tabella delle pagine? Che relazione c'è tra la memoria virtuale e la memoria fisica? Chi utilizza la memoria virtuale? Chi utilizza la memoria fisica? Cosa succede quando la CPU chiede una parola alla memoria? Disegnare una cella di SRAM e di DRAM e spiegarne il funzionamento. Cosa si intende per modalità di trasferimento a "burst"? Quali problemi vuole risolvere?

4. [8] Disegnare una memoria cache (parte dati + TAG + bit di validità, porte di lettura e scrittura) per un'architettura MIPS a 64 bit, a 4 vie di 2 KByte per banco, e linee di 16 parole (per ciascun banco), completa di porta di lettura e scrittura. Definire cosa rappresenta il campo TAG e dimensionarlo opportunamente. Da quanti bit è costituita questa memoria complessivamente?

[7] Cosa sono i Kernel Benchmark? Quali caratteristiche hanno? Cos'è lo SPEC? Cosa misura 1 FLOPS? Cosa rappresenta il "roof model"? Cosa rappresenta l'intensità aritmetica? Si riferisce ad una CPU o ad un particolare programma? Data una CPU quad-core, con parole a 32 bit (dati float su 32 bit) con 8 cammini di calcolo per ciascun core, in ciascuno cammino vengono elaborati dati a 128 bit. Detta CPU ha un clock di 1GHz. A questa CPU è associato un sistema di memoria che è in grado di sostenere l'elaborazione con un flusso dati dalla memoria alla CPU pari a 4 Gbyte /s. Determinare la massima velocità di elaborazione della CPU per 6 diversi programmi benchmark che hanno intensità aritmetica rispettivamente di: 1/8, 1/4, 1/2, 1, 4, 8, 16, 32 e determinare se le prestazioni sono limitate dalla memoria o dal calcolo. Quali sono i passi suggeriti dal roof model per ottimizzare il codice su un'architettura parallela?

[5] Cos'è il codice di rilevazione e correzione degli errori? Come viene utilizzato dal sottosistema di memoria? Come funziona? Scrivere i bit del codice di parità di rilevazione di errori e di correzione di errore singolo per la seguente stringa su 8 bit:

1 0 0 1 0 1 1 1.

Scrivere i bit del codice di Hamming di rilevazione di errori e di correzione di errore singolo per la seguente stringa su 8 bit:

1 0 0 1 0 1 1 1.

[2] Quali sono le caratteristiche principali delle architetture INTEL? Riportare almeno un esempio di istruzione e confrontarla con la o le istruzioni MIPS equivalenti.

[4] Quali sono i componenti principali di una porta di I/O? Quali sono le modalità principali di controllo del trasferimento dati con una periferica? Quali vantaggi / svantaggi hanno? Cosa contengono i canali di comunicazione tra due dispositivi? Cos'è l'arbitraggio? Come funziona il meccanismo "daisy chain"?