

Cognome e nome dello studente:

Matricola:

1. [5] Codificare in notazione esadecimale su 4 cifre e in **notazione ottale** sempre su 4 cifre, il numero decimale 139. La codifica risulterà esatta? Perché? Esprimere la risoluzione della codifica binaria IEEE754 su 32 bit. (La risoluzione è la distanza tra due numeri consecutivi codificati). La codifica IEEE 754 di un numero decimale risulterà sempre esatta? Perché? Scrivere in complemento a 2 su 8 bit la sottrazione espressa in base 10: 4-12 e calcolare il risultato in binario.
2. [9] Progettare e implementare una macchina a stati finiti che implementa la funzione “Search”. La macchina scandisce il testo dall’inizio alla fine e segnala in uscita (con un 1) quando viene trovata la stringa “AA”. La macchina scorre il testo sequenzialmente, leggendo una lettera alla volta. La lettera può essere una qualsiasi lettera dell’alfabeto o uno spazio o un qualsiasi carattere di interpunzione: “!”, “?”,... Si supponga che nello stato iniziale coincida con il carattere nullo: $S_0 = \text{“”}$. Si noti che è **richiesta la presenza di spazi** prima o dopo “AA” (la stringa riconosciuta sarà quindi: “ AA “. Definire la macchina a stati finiti che controlla la macchina. Rappresentare la funzione stato prossimo come SOP, come PLA e come ROM. Semplificare il più possibile tutte le SOP. Quali specifiche occorre dare per le PLA e le ROM? Qual è l’implementazione più vantaggiosa? Cosa sono i mintermini di una funzione? Rappresentare la Macchina a Stati Finiti come Macchina di Huffman. Si possono calcolare il cammino critico e la complessità? Perché? Quanto valgono?
3. [8] Scrivere un algoritmo di moltiplicazione firmware binario e progettare il circuito firmware che implementa l’algoritmo. Costruire la macchina a stati finiti contenuta nell’unità di controllo del circuito disegnato. Come si può estendere il circuito per potere eseguire una divisione? **Suggerimenti:** Analizzate bene l’algoritmo che avete appena scritto ed identificate per ciascuna operazione elementare, quali componenti sono coinvolti, cosa viene richiesto, e da chi. Tradurre questa analisi in opportuni segnali che possano essere generati dall’unità di controllo in modo simile a quanto visto per la CPU a singolo ciclo. Ciascuna operazione elementare deve coinvolgere un componente della micro-architettura disegnata. Identificare chiaramente quando due operazioni vengono eseguite sempre in sequenza e quando invece viene richiesto un test; in questo caso identificare le variabili sulle quali il test deve essere eseguito. Scrivere tutti i passi di un algoritmo firmware applicato alla moltiplicazione: 11 per 3, con numeri codificati su 4 bit. Spiegare come si determina il segno del quoziente e del resto in una divisione firmware.
5. [2] Cosa si intende per sommatore ad anticipazione di riporto e per sommatore a propagazione di riporto? Quali sono i vantaggi e svantaggi dei due sommatore?
6. [5] Progettare con le porte logiche un register file a 2 porte in ingresso, 2 porte in uscita con 4 registri da 2 bit. Quale sarà la complessità e cammino critico del circuito? E’ più opportuno utilizzare flip-flop o latch per i registri? Perché? Disegnare il circuito di un latch sincrono D e definire cammino critico e complessità. Consideriamo un latch di tipo SR, la cui uscita valga 0 e nel quale uno dei due ingressi, inizialmente a 0, passi al valore 1 e questo provoca una commutazione a 1 dell’uscita. Quale dei due ingressi può effettuare questa commutazione? Perché i latch sincroni vengono chiamati “trasparenti”?
7. [2] Disegnare una ALU dell’architettura MIPS a due livelli. Cosa rappresenta ciascun livello? Perché vengono utilizzati due livelli? Quali sono gli ingressi e le uscite del secondo livello?
8. [2] Disegnare il ciclo di esecuzione di un’istruzione su un’architettura MIPS a singolo ciclo. Quante fasi si distinguono? Quando l’architettura capisce di che istruzione si tratta? I componenti appartenenti a quali fasi vengono configurati dall’unità di controllo? Perché? Cos’è un’ISA? Possono due CPU avere la stessa ISA? Due CPU diverse devono avere una ISA necessariamente diversa? Descrivere come viene suddivisa in modo logico per convenzione una memoria principale dai processori MIPS e quali sono le ragioni per la scelta dei confini dei diversi segmenti.
9. [2] Supponiamo che l’istruzione corrente si trovi all’indirizzo 0x0000 0028, scrivere l’istruzione assembler e in linguaggio macchina che effettua il salto incondizionato (jump) all’indirizzo: 0x0000 8000. E’ possibile utilizzare un’istruzione di branch per saltare allo stesso indirizzo? Perché? Scrivere l’istruzione assembler di branch che si trova all’indirizzo 0x0000 0028, e che effettua il salto condizionato all’indirizzo 0x00000020, e tradurla in linguaggio macchina. Si scelgano due registri a piacere.