

Cognome e nome dello studente:

Matricola:

1. [8] Specificare il contenuto di **tutti** i cammini della CPU (dati e controllo) riportata sul retro, quando è in esecuzione l'istruzione: `0x0000 0800 sw $s0, 32($s1)`, sapendo che il registro `$s0` è il registro `$16` ed il codice operativo dell'istruzione `sw` è 43. Evidenziare i cammini che svolgono lavoro utile per l'esecuzione dell'istruzione. Estendere la CPU perché possa eseguire anche le istruzioni di `jump` e di `bne` [2].
2. [3] Descrivere l'algoritmo associato al circuito firmware della somma in virgola mobile.
3. [12] Scrivere un algoritmo della moltiplicazione binaria a 4 bit, costruire il circuito firmware associato e progettare la macchina a stati finiti dell'UC associata. Evidenziare tutti i cammini e dimensionarli. Definire il cammino critico del circuito. Descrivere come si possa modificare il circuito per eseguire anche le operazioni di divisione. Implementare l'unità di controllo che consenta di eseguire anche le divisioni [3]. Mostrare i primi due passi di esecuzione di una moltiplicazione per due numeri a vostro piacere, evidenziando il contenuto di tutti i registri [2].
4. [4] Progettare con le porte logiche un register file a 2 porte in ingresso, 2 porte in uscita con 4 registri da 2 bit. Quale sarà la complessità e cammino critico del circuito? E' più opportuno utilizzare flop-flop o latch per i registri? Perché?
5. [2] Supponiamo che l'istruzione corrente si trovi all'indirizzo `0x0000 0020`, scrivere l'istruzione assembler e in linguaggio macchina che effettua il salto incondizionato (`jump`) all'indirizzo: `0x0010 0000`. E' possibile utilizzare un'istruzione di branch per saltare allo stesso indirizzo? Perché? Scrivere l'istruzione assembler di branch che effettua il salto condizionato all'indirizzo `0x00000028`, e tradurla in linguaggio macchina. Si scelgano due registri a piacere.
6. [2] Cos'è un'ISA. Possono due CPU avere la stessa ISA? Due CPU diverse devono avere una ISA necessariamente diversa?
7. [2] Descrivere come viene suddivisa in modo logico per convenzione una memoria principale dai processori MIPS e quali sono le ragioni per la scelta dei confini dei diversi segmenti.
- 8.[2] Quali sono i diversi formati delle istruzioni MIPS? Qual è l'architettura dei diversi formati di istruzione? Qual è il significato dei diversi campi?

