

*Cognome e nome dello studente:*

*Matricola:*

1. [8] Specificare il contenuto di **tutti** i cammini della CPU (dati e controllo) riportata sul retro, quando è in esecuzione l'istruzione:  $0x0000\ 0400\ lw\ \$s0,\ 32(\$s1)$ , sapendo che il registro  $\$s0$  è il registro  $\$16$  ed il codice operativo dell'istruzione  $lw$  35. Evidenziare i cammini che svolgono lavoro utile per l'esecuzione dell'istruzione. Estendere la CPU perché possa eseguire anche le istruzioni di  $jump$  e di  $bne$  [2].
2. [2] Supponiamo che l'istruzione corrente si trovi all'indirizzo  $0x0000\ 0024$ , scrivere l'istruzione assembler e in linguaggio macchina che effettua il salto incondizionato ( $jump$ ) all'indirizzo:  $0x0000\ 8000$ . E' possibile utilizzare un'istruzione di  $branch$  per saltare allo stesso indirizzo? Perché? Scrivere l'istruzione assembler di  $branch$  che effettua il salto condizionato all'indirizzo  $0x00000020$ , e tradurla in linguaggio macchina. Si scelgano due registri a piacere.
3. [7] Scrivere l'algoritmo della moltiplicazione binaria a 4 bit, con registro moltiplicando a 8 bit, moltiplicatore a 4 bit e risultato a 8 bit. Costruire il circuito firmware associato, e progettare la macchina a stati finiti dell'UC. Evidenziare tutti i cammini e dimensionarli. Descrivere come si possa modificare il circuito per eseguire anche le operazioni di divisione.
4. [3] Descrivere l'algoritmo associato al circuito firmware della somma in virgola mobile.
- 5 [4] Progettare con le porte logiche un register file a 2 porte in ingresso, 2 porte in uscita con 4 registri da 2 bit. Quale sarà la complessità e cammino critico del circuito? E' più opportuno utilizzare flop-flop o latch per i registri? Perché?
6. [2] Spiegare cosa è contenuto nel circuito di controllo secondario "ALU control" e quale sia il suo ruolo.
7. [2] Cos'è un'ISA. Possono due CPU avere la stessa ISA? Due CPU diverse devono avere una ISA necessariamente diversa?
8. [4] Facendo riferimento al circuito dell'esercizio 3, calcolare la divisione binaria  $1011 : 10$  e visualizzare per ogni passo il valore contenuto nei registri.
9. [2] Descrivere come viene suddivisa in modo logico per convenzione una memoria principale dai processori MIPS e quali sono le ragioni per la scelta dei confini dei diversi segmenti.

